



#16
263 J-E ppj
1/16/03

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Vanselow

Docket No: TI-29699

Serial No: 10/044,764

Examiner: TBD

Filed: 01/09/02

Art Unit: TBD

RECEIVED

JAN 09 2003

Technology Center 2600

For: CIRCUIT ASSEMBLY FOR GENERATING A PHASE-LOCKED
FREQUENCY-MODULATABLE CARRIER FREQUENCY SIGNAL

CLAIM FOR PRIORITY FROM FOREIGN APPLICATION UNDER 35 U.S.C. §119

Assistant Commissioner For Patents
Washington, DC 20231

MAILING CERTIFICATE UNDER 37 C.F.R. §1.8(a)

I hereby certify that the above correspondence is being
deposited with the U.S. Postal Service as First Class Mail in
an envelope addressed to: Assistant Commissioner for
Patents, Washington, DC 20231 on 1-2-03.

Tommie Chambers
Tommie Chambers

Dear Sir:

I hereby claim foreign priority under 35 U.S.C. §119(a)-(d) or (f), or 365(b) of any foreign application(s) for patent, inventor's or plant breeder's rights certificate(s), or 365(a) of any PCT International application which designated at least one country other than the United States of America, listed below and have also identified below, any foreign application for patent, inventor's or plant breeder's rights certificate(s), or any PCT international application having a filing date that of the application which priority is claimed.

Prior Foreign Application Number(s)	Country	Foreign Filing Date	Priority Not Claimed	Certified Copy Attached?	
				Yes	No
101 00 555.5	Germany	01/09/2001	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>

Respectfully submitted,

W. Daniel Swayze, Jr.
W. Daniel Swayze, Jr.
Attorney for Applicant
Reg. No. 34,478

Texas Instruments Incorporated
P.O. Box 655474, MS 3999
Dallas, TX 75265
(972) 917-5633



BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

RECEIVED

JAN 09 2003

Technology Center 2600

Aktenzeichen:

101 00 555.5

Anmeldetag:

9. Januar 2001

Anmelder/Inhaber:

Texas Instruments Deutschland GmbH,
Freising/DE

Bezeichnung:

Schaltungsanordnung zur Erzeugung eines phasen-
starken frequenzmodulierbaren Trägerfrequenzsig-
nals

IPC:

H 04 L 27/12

CERTIFIED COPY OF
PRIORITY DOCUMENT

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprüng-
lichen Unterlagen dieser Patentanmeldung.

München, den 14. Januar 2002
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Nietin

PRINZ & PARTNER_{GbR}

PATENTANWÄLTE
EUROPEAN PATENT ATTORNEYS
EUROPEAN TRADEMARK ATTORNEYS

Manzingerweg 7
D-81241 München
Tel. +49 89 89 69 80

5 TEXAS INSTRUMENTS DEUTSCHLAND GMBH

Haggertystraße 1
85356 Freising

10 Unser Zeichen: T 9148 DE

Schw/se

09. Januar 2001

15

Schaltungsanordnung zur Erzeugung eines phasenstarren
frequenzmodulierbaren Trägerfrequenzsignals

20 Die Erfindung bezieht sich auf eine Schaltungsanordnung zur
Erzeugung eines phasenstarren frequenzmodulierbaren Träger-
frequenzsignals mit einem spannungsgesteuerten Oszillator,
der das Trägerfrequenzsignal in Abhängigkeit von einem Steu-
ersignal erzeugt, und einem Phasendetektor, der ein Refe-
25 renzfrequenzsignal mit einem von dem Trägerfrequenzsignal
abgeleiteten, mit diesem phasengleichen Signal vergleicht
und das Steuersignal so erzeugt, daß die Phasenabweichung
des vom Trägerfrequenzsignal abgeleiteten Signals vom Refe-
renzfrequenzsignal zu null wird.

30

Bei der drahtlosen Übertragung von Daten im ISM-Band (868
bis 870 MHz) müssen hohe Anforderungen hinsichtlich der zu-
lässigen Größe von Störsignalen erfüllt werden. So sollte
die Störsignalunterdrückung größer als 64 dB sein. Dies hat
35 zur Folge, daß für die Verwirklichung von Schaltungen, mit
denen die auszusendenden Signale generiert werden, ein rela-
tiv hoher schaltungstechnischer Aufwand getrieben werden
muß. In den genannten ISM-Band sendende Geräte, beispiels-

weise Mobilfunktelefone, werden üblicherweise von Batterien mit Energie versorgt. Aus diesem Grund müssen bei der Verwirklichung der für diesen Zweck einzusetzenden elektronischen Schaltungen nicht nur die oben genannten Anforderungen hinsichtlich der niedrigen Störsignalpegel erfüllt werden, sondern es muß auch darauf geachtet werden, daß die Schaltungen möglichst wenig Energie verbrauchen, um eine lange Batterielebensdauer zu erzielen. Bei der Verwirklichung in Form integrierter Schaltungen ist auch der von den einzelnen Schaltungseinheiten auf einem Halbleitersubstrat benötigte Flächenbedarf ein Kriterium, das ebenfalls nicht vernachlässigt werden darf.

Es ist bereits eine Schaltungsanordnung der oben angegebenen Art bekannt, bei der zur Erzeugung des phasenstarren Träger-signals eine herkömmliche PLL-Schaltung zum Einsatz kommt. Der in dieser herkömmlichen PLL-Schaltung verwendete Referenzfrequenzgenerator ist ein digitaler Frequenzgenerator, dessen Ausgangsfrequenz mit den zu übertragenden Daten moduliert werden kann. Die PLL-Schaltung enthält wie üblich einen spannungsgesteuerten Oszillator, der an seinem Ausgang das Trägerfrequenzsignal abgibt. Dieser Oszillator wird vom Ausgangssignal eines Phasendetektors gesteuert, der die Phase des vom Frequenzgenerator erzeugten Signals mit der Phase eines Signals vergleicht, das durch Frequenzteilung aus dem Ausgangssignal des spannungsgesteuerten Oszillators gewonnen wird. Der digitale Frequenzgenerator erzeugt bei dieser bekannten Schaltungsanordnung eine im Vergleich zum Ausgangssignal des spannungsgesteuerten Oszillators niedrige Frequenz, was zur Folge hat, daß der Teilerfaktor der Teilerschaltung, diese Frequenz des vom spannungsgesteuerten Oszillator abgegebenen Signals teilt, sehr hoch sein muß, damit am Eingang des Phasendetektors zwei Signale angelegt werden, deren Frequenz den gleichen Wert hat. Der hohe Teilerfaktor erweist sich jedoch als sehr ungünstig, da der Pegel der Störfrequenzen proportional zum Teilerfaktor zunimmt. Die Verwendung eines digitalen Frequenzgenerators mit wesentlich höherer Referenzfrequenz würde zwar einen

niedrigeren Teilerfaktor ermöglichen, jedoch erfordert ein solcher digitaler Frequenzgenerator eine sehr große Fläche auf einem Halbleitersubstrat in einer integrierten Schaltung, was zugleich auch einen hohen Energieverbrauch mit sich bringen würde.

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung der eingangs angegebenen Art zu schaffen, die die im ISM-Band bestehenden Forderung nach niedrigen Störfrequenzpegeln erfüllt und mit geringem Flächenbedarf und Energieverbrauch als integrierte Schaltung hergestellt werden kann.

Erfindungsgemäß wird diese Aufgabe dadurch gelöst, daß ein Referenzfrequenzgenerator vorgesehen ist, dessen Ausgangssignal als Referenzfrequenzsignal direkt an den Phasendetektor angelegt ist, daß zur Erzeugung des abgeleiteten Signals eine Mischstufe vorgesehen ist, die ein von einem digitalen Frequenzgenerator abgegebenes, durch digitale Daten in seiner Frequenz modulierbares Signal mit einem durch Frequenzteilung aus dem vom spannungsgesteuerten Oszillator abgegebenen Trägerfrequenzsignal erzeugten Signal so mischt, daß ein Signal entsteht, dessen Frequenz gleich der Referenzfrequenz ist.

In der erfindungsgemäßen Schaltungsanordnung kann der digitale Frequenzgenerator so ausgebildet werden, daß er eine im Vergleich zur auszusendenden Trägerfrequenz sehr niedrige Frequenz erzeugt. Zur Vermeidung eines hohen Teilerfaktors, durch den das Trägerfrequenzsignal vor seiner Zuführung zum Phasendetektor geteilt werden muß, wird das vom digitalen Frequenzgenerator erzeugte Signal nicht direkt zum Vergleich mit dem Referenzfrequenzsignal an den Phasendetektor angelegt, sondern es wird durch Mischen in den Bereich der Frequenz des Referenzfrequenzsignals umgesetzt. Der Phasendetektor kann dann den Phasenvergleich zwischen dem vom Referenzfrequenzgenerator direkt empfangenen Referenzfrequenzsignal und dem durch Mischung des in seiner Frequenz geteil-

ten Ausgangssignals des spannungsgesteuerten Oszillators und des Ausgangssignals des digitalen Frequenzgenerators erzeugten Signals durchführen. Die erfindungsgemäße Schaltungsanordnung ermöglicht es daher, den digitalen Frequenzgenerator mit kleinem Flächen- und Energiebedarf aufzubauen, da er nur ein Signal mit niedriger Frequenz erzeugen muß, und es kann im Rückführungszweig der PLL-Schaltung ein niedriger Frequenzteilerfaktor angewendet werden, was wesentlich dazu beiträgt, den erforderlichen Störsignalpegel auf einem niedrigen Wert zu halten.

Ein Ausführungsbeispiel der Erfindung wird nun unter Bezugnahme auf die Zeichnung näher erläutert, deren einzige Figur ein Druckschaltbild der erfindungsgemäßen Schaltungsanordnung zeigt.

Die dargestellte Schaltungsanordnung 10 dient dazu, an einem Ausgang 12 ein phasenstarres Trägerfrequenzsignal zu erzeugen, daß mit Hilfe eines einem Dateneingang 14 zugeführten Datensignals in seiner Frequenz modulierbar ist. Bei dem Datensignal handelt es sich dabei um ein digitales Signal, das aus aufeinanderfolgenden binären Signalen zusammengesetzt ist, die den Wert 0 oder 1 haben können. Je nachdem, welcher Binärwert gerade am Dateneingang 14 anliegt, hat das am Ausgang 12 abgegebene Signal einen von zwei möglichen Frequenzwerten. Bei der Modulation handelt es sich somit um eine Frequenzumtastmodulation, die allgemein auch als FSK-Modulation bezeichnet wird.

Für den Zweck der folgenden Beschreibung wird angenommen, daß am Dateneingang 14 ein Signal mit einem bestimmten Binärwert anliegt. Dieses Signal veranlaßt einen digitalen Frequenzgenerator 16 dazu, an seinen Ausgängen 18 und 20 digitale Signale mit einer bestimmten Frequenz zu erzeugen. Der digitale Frequenzgenerator 16 ist dabei so ausgebildet, daß er komplexe Ausgangssignale erzeugt, was bedeutet, daß die an den beiden Ausgängen 18 und 20 erzeugten Signale eine Phasenverschiebung von 90° in bezug zueinander haben. In

einem Digital-/Analog-Umsetzer 22 werden diese Signale in analoge Signale an den Ausgängen 24 und 26 umgesetzt und nach Durchgang durch einen Tiefpaßfilter 28 an zwei Mischereinheiten 30 bzw. 32 angelegt.

5

Wie zu erkennen ist, werden der Digitalfrequenzgenerator 16 und der Digital-/Analog-Umsetzer 22 von Taktsignalen gesteuert, die von einem Frequenzteiler 34 abgegeben werden.

10 Dieser Frequenzteiler 34 teilt die Frequenz eines von einem Quarzoszillator 36 erzeugten Schwingungssignals durch einen bestimmten Teilerfaktor, so daß daraus das gewünschte Taktsignal zur Steuerung des Frequenzgenerators 16 und des Umsetzers 22 erzeugt wird.

15 Die Ausgangssignale der Mischereinheiten 30, 32 werden in einer Summierschaltung 38 summiert und über einen Tiefpaßfilter 40 einem Eingang 42 eines Phasendetektors 44 zugeführt. Dieser Phasendetektor 44 empfängt an einem zweiten Eingang 46 das Schwingungssignal aus dem Quarzoszillator 36
20 als Referenzfrequenzsignal. Der Phasendetektor 44 erzeugt abhängig von der Phasendifferenz zwischen den seinen Eingängen 42 und 46 zugeführten Signalen ein Ausgangssignal, das über einen Tiefpaßfilter 48 an einen spannungsgesteuerten Oszillator 50 angelegt wird, der unter der Steuerung durch
25 dieses Ausgangssignal das gewünschte Trägerfrequenzsignal abgibt.

Zur Erzielung der Phasenregelung wird das Trägerfrequenzsignal, das der spannungsgesteuerte Oszillator 50 erzeugt,
30 zunächst in einem Frequenzteiler 52 in seiner Frequenz durch einen bestimmten Teilerfaktor geteilt, worauf das Ausgangssignal mit der entsprechend niedrigeren Frequenz an ein Polyphasennetzwerk 54 angelegt wird, das aus dem ihm zugeführten Signal zwei entsprechende komplexe Signale an
35 den Ausgängen 56 und 58 erzeugt, die im Bezug zueinander um 90° phasenverschoben sind. Mit diesen beiden Signalen werden die den Mischereinheiten 30, 32 zugeführten komplexen Signale aus dem Tiefpaßfilter 28 dann gemischt. Das dem

Eingang 42 des Phasendetektors 44 zugeführte Signal steht daher über die Rückführungsschleife über den Frequenzteiler 42, das Polyphasennetzwerk 54, die Mischereinheiten 30, 32, die Summiereinheit 38 und das Tiefpaßfilter 40 hinsichtlich
5 sei-ner Phase eindeutig mit der Phasenlage des vom spannungsge-steuerten Oszillator 50 erzeugten Signals in Beziehung, so daß die gewünschte Phasenregelung durchgeführt werden kann. Der Phasendetektor 44 sorgt ja in bekannter Weise wie auch in einer herkömmlichen PLL-Schaltung dafür;
10 ein solches Aus-gangssignal zu erzeugen, daß durch Steuerung des spannungs-gesteuerten Oszillators 50 die Phasendifferenz der Signale an seinen Eingängen 42 und 46 verschwindet. Das Trägerfre-quenzsignal am Ausgang 12 wird daher starr mit der Phase des vom Quarzoszillators 36 erzeugten
15 Referenzfrequenzsignals gekoppelt gehalten.

Die besonderen Vorteile der bisher hinsichtlich ihres Aufbaus beschriebenen Schaltungsanordnung 10 werden erkennbar, wenn konkrete Frequenzwerte und Teilerverhältnisse betrach-
20 tet werden, die in der Schaltungsanordnung 10 zur Anwendung kommen.

Wie eingangs bereits erwähnt wurde, soll das Ausgangssignal der Schaltungsanordnung im ISM-Band liegen, das Frequenzen
25 von 868 bis 870 MHz umfaßt. Es wird beispielsweise angenommen, daß das Ausgangssignal des spannungsgesteuerten Oszillators 50 die Frequenz $f_{VCO} = 869 \text{ MHz}$ haben soll. Außerdem wird angenommen, daß das Datensignal am Eingang 14 einen konstanten Wert hat, so daß sich die Ausgangsfrequenz
30 des spannungsgesteuerten Oszillators 50 nicht ändert.

Der Quarzoszillator 36 erzeugt eine Referenzfrequenz f_{ref} von 27 MHz. Der Frequenzteiler 34 hat den Teilerfaktor 12, so daß die von ihm abgegebene Taktfrequenz f_{clk} den Wert
35 2,25 MHz hat. Der digitale Frequenzgenerator 16 ist so ausgebildet, daß er unter der Steuerung dieses Taktsignals eine Ausgangsfrequenz von 156 kHz erzeugt. Diese Frequenz wird auch vom Digital-/Analog-Umsetzer 22 an den Ausgängen 24 und

26 abgegeben und über das Tiefpaßfilter 28 den Mischerein-
heiten 30 und 32 zugeführt.

Die vom Quarzoszillator 36 erzeugte Referenzfrequenz f_{ref}
5 wird auch als Referenzfrequenz an den Eingang 46 des Phasen-
detektors 44 angelegt.

Die Frequenz f_{vco} des vom spannungsgesteuerten Oszillators
50 abgegebenen Signals wird im Frequenzteiler 52 durch den
10 Teilerfaktor 32 geteilt, so daß an dessen Ausgang die Fre-
quenz $f_{zf} = 27,156$ MHz zur Verfügung steht. Wie erwähnt,
wird aus dem diese Frequenz aufweisenden Signal im Poly-
phasennetzwerk 54 ein komplexes Signal an den Ausgängen 58
und 56 erzeugt, das ebenfalls die Frequenz f_{zf} hat. Durch
15 Mischung dieser Signale mit den Ausgangssignalen des Tief-
paßfilters 28 werden von den Mischereinheiten 30 und 32
Signale erzeugt, deren Frequenzspektrum jeweils eine Kompo-
nente mit 27 MHz und eine Komponente mit 27,314 MHz hat.
Durch Summieren dieser komplexen Mischsignale in die Sum-
20 miereinheit 38 werden die Komponenten mit der Frequenz
27,314 MHz eliminiert, so daß über das Tiefpaßfilter 40 dem
Phasendetektor 44 ein Signal zugeführt wird, das die
Frequenz 27 MHz hat. Aufgrund der Phasenregelwirkung sorgt
der Phasendetektor 44 stets dafür, daß die Phasendifferenz
25 der seinen Eingängen 42, 46 zugeführten Signale den Wert 0
hat. Dies wird dadurch erreicht, daß er ein solches Aus-
gangssignal zur Steuerung des spannungsgesteuerten Oszilla-
tors 50 erzeugt, daß sich die Phase des Ausgangssignals f_{vco}
so einstellt, daß die gewünschte Phasenbedingung am Eingang
30 des Phasendetektors eintritt.

Das beschriebene Beispiel zeigt, daß der digitale Frequenz-
generator 16, nur eine sehr niedrige Frequenz erzeugen muß,
was zur Folge hat, daß er einfach und mit geringem Platz-
35 und Energiebedarf in einer integrierten Schaltung verwirk-
licht werden kann. Damit der Phasenvergleich im Phasen-
detektor 44 nicht mit Signalen durchgeführt werden muß, die
ebenfalls diese niedrige Ausgangsfrequenz des digitalen

Frequenzgenerators 16 haben, werden diese Ausgangssignale durch Mischen auf eine wesentlich höhere Frequenz umgesetzt, nämlich auf die Frequenz f_{ref} , die vom Quarzoszillator 36 erzeugt wird. Aufgrund dieses Umsetzens auf eine höhere
5 Vergleichsfrequenz kann der Teilerfaktor des Frequenzteilers 52 auf einem wesentlich niedrigeren Wert gehalten werden als für den Fall, daß der Phasenvergleich bei der niedrigen Ausgangsfrequenz des digitalen Frequenzgenerators 16 durchgeführt werden müßte. Es genügt im beschriebenen Beispiel
10 die Anwendung eines Teilerfaktors von 32. Durch Anwendung dieses niedrigen Teilerfaktors wird vermieden, daß der Störpegel im Ausgangssignal des spannungsgesteuerten Oszillators 50 durch die Wirkung des Frequenzteilers 52 übermäßig angehoben wird.
15
Durch Anwendung der beschriebenen Schaltungsanordnung wird also gleichzeitig eine einfache Verwirklichung in Form einer integrierten Schaltung und die Erzielung eines niedrigen Störpegels erreicht, so daß die strengen Anforderungen, die
20 für den Betrieb im ISM-Band gelten, ohne weiteres erfüllt werden können.

Patentansprüche

1. Schaltungsanordnung zur Erzeugung eines phasenstarren
frequenzmodulierbaren Trägerfrequenzsignals mit einem
5 spannungsgesteuerten Oszillator, der das Trägerfrequenz-
signal in Abhängigkeit von einem Steuersignal erzeugt, und
einem Phasendetektor, der ein Referenzfrequenzsignal mit
einem von dem Trägerfrequenzsignal abgeleiteten, mit diesem
phasengleichen Signal vergleicht und das Steuersignal so
10 erzeugt, daß die Phasenabweichung des vom Trägerfrequenz-
signal abgeleiteten Signals vom Referenzfrequenzsignal zu
null wird, dadurch gekennzeichnet, daß ein Referenzfrequenz-
generator (36) vorgesehen ist, dessen Ausgangssignal als
Referenzfrequenzsignal direkt an den Phasendetektor (44)
15 angelegt ist, daß zur Erzeugung des abgeleiteten Signals
eine Mischstufe (30, 32, 38) vorgesehen ist, die ein von
einem digitalen Frequenzgenerator (16) abgegebenes, durch
digitale Daten in seiner Frequenz modulierbares Signal mit
einem durch Frequenzteilung aus dem vom spannungsgesteuerten
20 Oszillator (50) abgegebenen Trägerfrequenzsignal erzeugten
Signal so mischt, daß ein Signal entsteht, dessen Frequenz
gleich der Referenzfrequenz ist.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeich-
25 net, daß der digitale Frequenzgenerator (16) das in seiner
Frequenz modulierbare Signal als komplexes Signal mit zwei
um 90° gegeneinander phasenverschobenen Komponenten erzeugt,
daß diese zwei Komponenten nach einer Umsetzung in analoge
Signale der Mischstufe (30, 32, 38) zugeführt werden, in der
30 für jede Komponente eine Mischereinheit (30, 32) vorgesehen
ist, daß an die Mischereinheiten jeweils eine Komponente

eines von einem Polyphasennetzwerk (54) aus dem durch Frequenzteilung aus dem Trägerfrequenzsignal gewonnenen Signal erzeugten komplexen Signals angelegt wird und daß die Ausgangssignale der Mischereinheiten (30, 32) zur Unterdrückung
5 eines Seitenbandes kombiniert werden und das kombinierte Signal an den Phasendetektor (44) angelegt wird.

Zusammenfassung

5 Schaltungsanordnung zur Erzeugung eines phasenstarren
 frequenzmodulierbaren Trägerfrequenzsignals

10 Eine Schaltungsanordnung (10) zur Erzeugung eines phasen-
starren frequenzmodulierbaren Trägerfrequenzsignals enthält
einen spannungsgesteuerten Oszillator (50), der das Träger-
frequenzsignal in Abhängigkeit von einem Steuersignal er-
zeugt. Ferner enthält sie einen Phasendetektor (44), der ein
Referenzfrequenzsignal mit einem von dem Trägerfrequenz-
15 signal abgeleiteten, mit diesem phasengleichen Signal ver-
gleicht und das Steuersignal so erzeugt, daß die Phasenab-
weichung des vom Trägerfrequenzsignal abgeleiteten Signals
vom Referenzfrequenzsignal zu null wird. Es ist ein Refe-
renzfrequenzgenerator (36) vorgesehen, dessen Ausgangssignal
20 als Referenzfrequenzsignal direkt an den Phasendetektor (44)
angelegt ist. Zur Erzeugung des abgeleiteten Signals ist
eine Mischstufe (30, 32, 38) vorgesehen, die ein von einem
digitalen Frequenzgenerator (16) abgegebenes, durch digitale
Daten in seiner Frequenz modulierbares Signal mit einem
25 durch Frequenzteilung aus dem vom spannungsgesteuerten Os-
zillator (50) abgegebenen Trägerfrequenzsignal erzeugten
Signal so mischt, daß ein Signal entsteht, dessen Frequenz
gleich der Referenzfrequenz ist.

30 Figur 1



